

Partial Translation of JP 1995-334455

Publication Date: December 22, 1995

Application No.: 1994-131564

Filing Date: Jun 14, 1994

Applicant: Mitsubishi Electric Corporation

Inventor: Naohisa KAWAHARA

Inventor: Kentaro SADAYUKI

Inventor: Hiroaki TSUNODA

[0042]

[EMBODIMENT]

Embodiment 1 (Corresponding to Claim 1) A first embodiment of the present invention is explained below with reference to drawings. Fig. 1 is a block diagram illustrating one embodiment of the present invention, and parts which are the same as those in Fig. 12 are designated by the same reference numerals. A reference numeral 10 in Fig. 1 designates a system bus control section, and the system bus control section controls a mechanism which receives a data transmission request from another bus control modules 1a through 1n via a system bus 3 and data transmission to the system bus 3 requested from a local bus control section 11. A reference numeral 11 designates the local bus control section, and it controls a mechanism which receives a data transmission request from terminal modules 2a through 2n of I/O or the like via a local bus 4 and data transmission to the local bus 4 requested from the system bus control section 10.

[0043]

The system bus control section 10 and the local bus control section 11 are connected by an internal bus 15. A reference numeral 12 designates a local bus arbitrating section, and the local bus arbitrating section inputs or arbitrates external local bus request signals 20a to 20n output from the terminal modules 2a to 2n such as I/O or the like connected to the local bus 4 and an internal local bus request signal 16 output from the system bus control section 10, and outputs external local bus permission signals 21a to 21n or an internal local bus permission signal 17 to the bus control modules as the source of the data transmission request.

[0044]

The local bus arbitrating section 12 adopts an arbitrating method where only when all request sources do not use the local bus 4, a use request of the local bus 4 is newly permitted.

[0045]

A reference numeral 13 designates a counter that counts up time at which a prohibition flag 19 is made to be significant, the counter is actuated by a busy signal 7 output to the system bus 3, and when the counter reaches a certain count value, it outputs a count-up signal 18. A reference numeral 14 designates a prohibition flag creating section, and it inputs the busy signal 7 and the count-up signal 18 so as to create the prohibition flag 19. The prohibition flag 19 is made to be significant by the busy signal 7 and is made to be non-significant by the count-up signal 18.

[0046]

An operation is explained below with reference to timing charts in

Figs. 1 and 2. In Fig. 1, for example, the terminal module 2a such as I/O or the like which is connected to the local bus 4 of the bus control module 1a receives an external local bus permission signal 21a from the local bus arbitrating section 12, and uses the local bus 4 for a certain time. Even in the case where the terminal module 2b such as another I/O or the like outputs an external local bus request signal 20b similarly while the local bus 4 is being used, an external local bus permission signal 21b is not issued for the terminal module 2b such as I/O or the like, and thus the terminal module 2b such as I/O or the like waits for use of the local bus 4.

[0047]

With a data transmission request to the local bus 4 of the bus control module 1a transmitted from a bus control module 1b, for example, in the bus control modules 1b to 1n similarly, the system bus control section 10 is operated so as to output the internal local bus request signal 16 as shown by "a" in Fig. 2, but the internal local bus permission signal 17 is not issued. The system bus control section 10, which detects that the internal local bus permission signal 17 is not issued, outputs the busy signal 7 at "b" in Fig. 2, and requests the bus control module 1b as the transmission request source to retransmit the data to the local bus 4.

[0048]

At this time, the prohibition flag creating section 14 makes the prohibition flag 19 significant at "c" in Fig. 2 for the local bus arbitrating section 12 according to the busy signal 7 issued from the system bus control section 10 composing the bus control module 1a, and simultaneously actuates the counter 13.

[0049]

The local bus arbitrating section 12, which receives the output that the prohibition flag 19 is significant, does not issue the external local permission signals 21a to 21n in response to the external local bus request signals 20a to 20n which are the requests from the terminal modules such as another I/O or the like while the prohibition flag 19 is significant regardless presence/absence of the internal local bus request signal 16 output according to the request from another bus control module. The external local bus permission signal 21a which is currently being issued is, however, retained until the data transmission which currently proceeds is ended and the external local bus request signal 20a becomes non-significant.

[0050]

In the case where the terminal module 2a uses the local bus 4 and the external local bus request signal 20a is temporarily made to be non-significant, the external local bus permission signal is made to be non-significant. As a result, the external local bus permission signal 21b in response to the external local bus request signal 20b issued by the terminal module 2b requested before should be issued, but since the prohibition flag 19 is significant at "c", a new permission signal is not issued. Similarly the external local bus permission signal 21a in response to the external local bus request signal 20a issued again by the terminal module 2a is not also issued.

[0051]

In the case where the retransmission request is issued from another bus control modules 1b to 1n in response to the busy signal 7 while the prohibition flag 19 is significant, since any external local bus permission

signals 20a to 20n are not issued, the internal local bus permission signal 17 in response to "d" of the internal local bus request signal 16 is enabled to be issued, and thus the local bus 4 is usable in the data transmission from the system bus 3 side.

[0052]

When counting for a certain period, the counter 13 issues the count-up signal 18 to the prohibition flag creating section 14, thereby making the prohibition flag 19 non-significant at "e". When the internal local bus permission signal 17 to the system bus control section 10 is non-significant, any of the external local bus permission signals 21a to 21n in response to the significant external local bus request signals 20a to 20n is enabled to be issued as "f".

[0053]

According to the above embodiment, an effect that the data retransmission from the system bus 3 side is prioritized can be obtained.

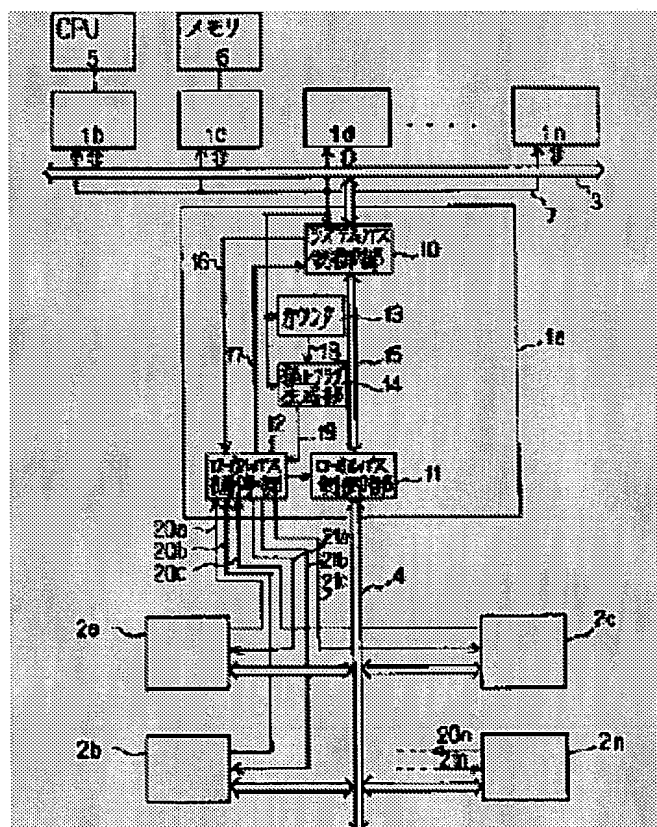
DATA TRANSFERRING METHOD THROUGH BUS

Patent number: JP7334455
Publication date: 1995-12-22
Inventor: KAWAHARA NAOHISA; SADAYUKI KENTARO; TSUNODA HIROAKI
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- International: G06F13/362
- european:
Application number: JP19940131564 19940614
Priority number(s): JP19940131564 19940614

Report a data error here

Abstract of JP7334455

PURPOSE: To shorten the queuing time by inhibiting the new acquisition of a local bus to terminal modules for I/O or the like on the local bus for a fixed set period from the returning time of a busy signal. **CONSTITUTION:** When either one of bus control modules 1a to 1n of data transfer requester requests data transfer to another bus control module 1a to 1n of a data transfer request destination and can not acquire terminal modules 2a to 2n for I/O or the like on a local bus 4, a busy signal 7 for requesting the reexecution of acquisition is returned to the bus control module 1 of the data transfer requester. In this case, an inhibition flag 19 for inhibiting the new acquisition of the local bus 4 to the local side terminal modules 2a to 2n is issued by an inhibition flag generating part 14 for a fixed period set up by a counter from the returning time of the busy signal 7, and during the significant period of the flag 19, a the access from the bus control module 1 of the data transfer requester to the local bus 4 is made temporarily preferential.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-334455

(43) 公開日 平成7年(1995)12月22日

(51) Int.Cl.⁶

G 0 6 F 13/362

識別記号

5 1 0 C

庁内整理番号

9072-5E

F I

技術表示箇所

審査請求 未請求 請求項の数7 O L (全 16 頁)

(21) 出願番号 特願平6-131564

(22) 出願日 平成6年(1994)6月14日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 川原 直久

神戸市兵庫区和田崎町1丁目1番2号 三

菱電機株式会社制御製作所内

(72) 発明者 定行 健太郎

神戸市兵庫区和田崎町1丁目1番2号 三

菱電機株式会社制御製作所内

(72) 発明者 角田 裕明

神戸市兵庫区和田崎町1丁目1番2号 三

菱電機株式会社制御製作所内

(74) 代理人 弁理士 宮園 純一

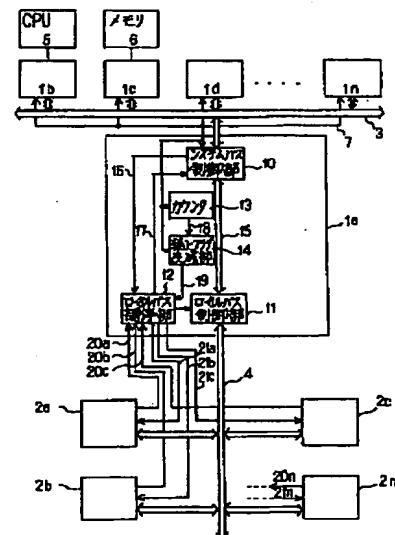
(54) 【発明の名称】 データバス転送方法

(57) 【要約】

【目的】 ローカルバスに接続された I/O 等の端末モジュールの転送能力や構成の影響を受けずに、システムバスを効率的に利用することにより性能向上を図れるデータバス転送方法の実現を目的とする。

【構成】 あるバス制御モジュールに接続されたローカルバスが、I/O 等の端末モジュールが使用中の為、他のバス制御モジュールからの転送要求に対してビジー信号を返した旨を記憶し、I/O 等の端末モジュールが新たにローカルバスを獲得することを一定期間禁止する手段を各バス制御モジュール内に設けた。

【効果】 あるバス制御モジュールに接続された、ローカルバス上の I/O 等の端末モジュールが、一定期間、新たにローカルバスを獲得することを禁止したので、他のバス制御モジュールが上記のローカルバスを獲得し易くなり、データ再転送要求の回数を減少させる事を可能とした。



- 1a-1n: バス制御モジュール
2a-2n: I/O 等の端末モジュール
20a-20n: 外部ローカルバス要求信号
21a-21n: 外部ローカルバス許可信号
3: システムバス
4: ローカルバス
5: CPU
6: メモリ
7: ビジー信号
13: フラグ
14: 禁止フラグ生成部
15: 内部バス
16: 内部ローカルバス要求信号
17: 内部ローカルバス許可信号
18: カウントUP信号
19: 禁止フラグ

【特許請求の範囲】

【請求項 1】 システムバスと、システムバスに接続されるシステムバス制御部、ローカルバス制御部、ローカルバス調停部とを有する複数のバス制御モジュールと、上記ローカルバス制御部に接続されるローカルバスとを備え、いずれかのデータ転送要求元のバス制御モジュールによりシステムバスを介して他のデータ転送要求先のバス制御モジュールにデータ転送を要求し、当該他のバス制御モジュールに接続されたローカルバス上の I/O 等の端末モジュールを獲得できないときに、獲得の再実行を要求するためのビジー信号を上記データ転送要求元のバス制御モジュールに返送する機能を各バス制御モジュールに設定して或るデータバス転送方法において、上記ビジー信号を返送した場合に、このビジー信号の返送時点より設定期間、上記ローカル側の端末モジュールが新たにローカルバスを獲得する事を禁止する禁止手段を設けたことにより、一時的に上記データ転送要求元のバス制御モジュールからの上記ローカルバス側へのアクセスを優先させるようにしたことを特徴とするデータバス転送方法。

【請求項 2】 データ転送要求元のバス制御モジュールからのアクセスを優先させる上記設定期間をシステム内容、或いは処理実行内容によって変更可能とするシステムバス優先期間設定レジスタを設けたことを特徴とする請求項第 1 項記載のデータバス転送方法。

【請求項 3】 前記システムバス優先期間で設定される設定期間内にデータ転送要求元のバス制御モジュールからの上記システムバスを介してなされたデータ転送の再実行が成功した場合、前記設定期間内であっても上記禁止手段を解除し、ローカルバスを上記端末モジュールに速やかに解放するようにしたことを特徴とする請求項第 2 項記載のデータバス転送方法。

【請求項 4】 システムバスと、システムバスに接続されるシステムバス制御部、ローカルバス制御部、ローカルバス調停部とを有する複数のバス制御モジュールと、上記ローカルバス制御部に接続されるローカルバスとを備え、いずれかのデータ転送要求元のバス制御モジュールによりシステムバスを介して他のデータ転送要求先のバス制御モジュールにデータ転送を要求し、当該他のバス制御モジュールに接続されたローカルバス上の I/O 等の端末モジュールを獲得できないときに、獲得の再実行を要求するためのビジー信号を上記データ転送要求元のバス制御モジュールに返送する機能を各バス制御モジュールに設定して或るデータバス転送方法において、データ転送要求元のバス制御モジュールに、データ転送要求先のバス制御モジュールのアドレスを記憶しておく機能を持たせ、データ転送要求先のバス制御モジュールが端末モジュールの処理を終えると、データ転送要求元のバス制御モジュールに対して“リトライ OK”信号を出力する機能を持たせたことを特徴とする請求項第 1 項記

載のデータバス転送方法。

【請求項 5】 システムバスと、システムバスに接続されるシステムバス制御部、ローカルバス制御部、ローカルバス調停部とを有する複数のバス制御モジュールと、上記ローカルバス制御部に接続されるローカルバスとを備え、いずれかのデータ転送要求元のバス制御モジュールによりシステムバスを介して他のデータ転送要求先のバス制御モジュールにデータ転送を要求し、当該他のバス制御モジュールに接続されたローカルバス上の I/O 等の端末モジュールを獲得できないときに、獲得の再実行を要求するためのビジー信号を上記データ転送要求元のバス制御モジュールに返送する機能を各バス制御モジュールに設定して或るデータバス転送方法において、上記端末モジュールとデータ転送を行なっているバス制御モジュールが予め他のバス制御モジュールに対してその旨をモジュール識別・動作判定信号で通知するようにし、他のバス制御モジュールがこのモジュール識別・動作判定信号を判定することにより、余分なアクセスを行わないように構成したことを特徴とするデータバス転送方法。

【請求項 6】 システムバスと、システムバスに接続されるシステムバス制御部、ローカルバス制御部、ローカルバス調停部とを有する複数のバス制御モジュールと、上記ローカルバス制御部に接続されるローカルバスとを備え、いずれかのデータ転送要求元のバス制御モジュールによりシステムバスを介して他のデータ転送要求先のバス制御モジュールにデータ転送を要求し、当該他のバス制御モジュールに接続されたローカルバス上の I/O 等の端末モジュールを獲得できないときに、獲得の再実行を要求するためのビジー信号を上記データ転送要求元のバス制御モジュールに返送する機能を各バス制御モジュールに設定して或るデータバス転送方法において、ビジー信号が返送されたデータ転送元のバス制御モジュールのアクセス要求情報を格納する為のレジスタを内蔵し、ビジー状態が終了した後、前記データ転送元のバス制御モジュールからのリトライによるアクセスが発生する前に、前記レジスタ内のアクセス要求情報を元に端末モジュールのデータをリードして、別途設けたデータバッファにこのデータを取り込み、上記データ転送元のバス制御モジュールからのリトライアクセス時に、上記データバッファの値を返すことにより、データ転送に要する時間を短縮することを特徴とするデータバス転送方法。

【請求項 7】 システムバスと、システムバスに接続されるシステムバス制御部、ローカルバス制御部、ローカルバス調停部とを有する複数のバス制御モジュールと、上記ローカルバス制御部に接続されるローカルバスとを備え、いずれかのデータ転送要求元のバス制御モジュールによりシステムバスを介して他のデータ転送要求先のバス制御モジュールにデータ転送を要求し、当該他のバ

ス制御モジュールに接続されたローカルバス上の I/O 等の端末モジュールを獲得できないときに、獲得の再実行を要求するためのビジー信号を上記データ転送要求元のバス制御モジュールに返送する機能を各バス制御モジュールに設定して或るデータバス転送方法において、上記ビジー信号が返送されたデータ転送元のバス制御モジュールのアクセス要求情報を格納する為のレジスタを内蔵し、ビジー信号が返送されたデータ転送要求元のバス制御モジュールをデータ待ち状態とし、ビジー信号を返送したデータ転送先のバス制御モジュールはビジー状態が終了した後、前記アクセス情報を元にデータをリードして、別途設けたデータバッファにデータを取り込み、上記データ転送要求元のバス制御モジュールに対して、データバッファの値を返すことにより、リトライ動作を不要としたことを特徴とするデータバス転送方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、システムバスに接続されたバス制御モジュール間でのデータ転送に於いてデータ転送要求元のバス制御モジュールから再転送をする場合、データ再転送を効率的に行えるようにするデータバス転送方法に関するものである。

【0002】

【従来の技術】近時の情報ネットワークの大形化に伴ない、端末モジュールが接続されたローカルバスを、システムバスに接続して、ローカルバス内の情報の交信にとどまらず、ローカルバス相互間の情報の交信を可能としたデータバス転送方法が普及しつつある。図12は、従来のデータバス転送方法の例を示すブロック図であり、同図において1a、1b、1c、1d、…1nはそれぞれバス制御モジュール、3はこれらのバス制御モジュール1a～1nを連結するシステムバス、5はバス制御モジュール1bに接続され、システム全体を管理するCPU、6はバス制御モジュール1cに接続されたメモリ、4はバス制御モジュール1aに接続されたローカルバス、2a、2b…2nは、そのローカルバス4にそれぞれ接続されたSCSI、LAN等に代表される端末モジュールのI/Oモジュールである。

【0003】10はシステムバス制御部であり、システムバス3を介して他のデータ転送要求元のバス制御モジュールからのデータ転送要求の受信及びローカルバス制御部11から要求されたデータをシステムバス3へ転送する。11はローカルバス制御部であり、ローカルバス4を介してI/Oモジュール2a～2n等からのデータ転送要求を受信し、ならびにシステムバス制御部10から要求されるローカルバス4へデータを転送する。前記システムバス制御部10とローカルバス制御部11は内部バス15にて接続されている。

【0004】12はローカルバス調停部である。これはローカルバス4に接続される各I/Oモジュール2a～

2nが出力する外部ローカルバス要求信号20a～20n、及びシステムバス制御部から出力される内部ローカルバス要求信号16を入力し、ローカルバス4の獲得を調停する。このローカルバス調停部12は前記要求元のI/Oモジュールへ外部ローカルバス許可信号21a～21nを、又はシステムバス制御部10へ内部ローカルバス許可信号17を出力する。前記ローカルバス調停部12はローカルバス4を全てのデータ転送要求元が使用していない場合にのみ新たにローカルバス4の使用要求が許可される。この構成は全てのバス制御モジュール1a～1nに共通である。

【0005】次に動作について説明する。システムバス3とローカルバス4はそれぞれ独立しており、バス上のデータ転送はお互いの影響を受けずに動作するが、それぞれのバスはバス制御モジュール1a～1nの調停動作により使用される。例えばI/Oモジュール2aが、ローカルバス調停部12から外部ローカルバス許可信号21aを受け、ローカルバス4を使用している。その最中に、他のI/Oモジュール2bがローカルバス4の使用を要求し、外部ローカルバス要求信号20bを出力しても、使用を許可する外部ローカルバス許可信号21bは発行されず、ローカルバス4を獲得できない。

【0006】又この調停動作はシステムバス3上の、あるバス制御モジュールからの調停参入動作についても同様であり、あるバス制御モジュールが、他のバス制御モジュールに接続されたI/Oモジュールにアクセスする場合には、まずデータ転送要求元のバス制御モジュールが、データ転送要求先のローカルバス4が接続されるバス制御モジュールに転送要求を送る。これを受けたデータ転送要求先のバス制御モジュールは、ローカルバス4上のI/Oモジュール2a～2nと調停を行う。その後データ転送要求先のI/Oモジュールとデータ転送要求元のバス制御モジュールの接続が行われる。

【0007】例えば、バス制御モジュール1aに接続されるローカルバス4上でいずれかのI/Oモジュール、例えばI/Oモジュール2aがI/Oモジュール2bに対してデータ転送をしていた場合、そこにシステムバス3上の他のデータ転送元のバス制御モジュールのどれか、例えばバス制御モジュール1bがバス制御モジュール1aのローカルバス4を経由して2a、2b、…2nのI/Oモジュールのどれかにアクセスしようとした場合、バス制御モジュール1aは、システムバス3上のデータ転送要求元のバス制御モジュール1bに対して再実行を要求する方法をとる。この要求はビジー線というワイヤードオアの信号線7を用いてビジー信号を出力することにより行われる。

【0008】例えば、ローカルバス4を介して、バス制御モジュール1aとI/Oモジュール2aとが、バス転送を行っている時に、システムバス3を経由してバス制御モジュール1bが、バス制御モジュール1aに対し

て、I/Oモジュール2bからのデータをリードする転送を要求した場合、バス制御モジュール1aのシステムバス制御部10が作動し、内部ローカルバス要求信号16を出力する。しかし、すでにローカルバス4は使用状態に有るため、内部ローカルバス許可信号17は発行されない。

【0009】内部ローカルバス許可信号17が発行されないことを検知したシステムバス制御部10は、ビジー信号7を出力し、転送要求元であるバス制御モジュール1bへ、ローカルバス4へのデータ再転送依頼をビジー信号7を出力することにより要求する。このビジー信号7を受け取ったバス制御モジュール1bは、バス制御モジュール1aに対しての要求を一旦取り下げ、更にシステムバス3を解放し、再度システムバス3の使用権獲得の為の調停後、再度バス制御モジュール1aに対して前述と同じ転送を行う。この時バス制御モジュール1aのローカルバス4が解放されていなければ、再度データ転送要求先のバス制御モジュール1aはビジー信号7を出力する。又ローカルバス4が解放されていれば、バス制御モジュール1bとI/Oモジュール2bは接続され、データ転送を行うことができる。

【0010】

【発明が解決しようとする課題】従来のデータバス転送方法は以上のような動作を行うので、ローカルバス4の転送と、システムバス3側からの要求が同時に生じた場合、以下の問題が発生する。

【0011】通常のシステムでは、I/Oデータを損なわないようにする為、システムバス3の優先順位よりも、I/Oモジュールが接続されるローカルバス4の優先順位が高く、例えばI/Oモジュール2aとI/Oモジュール2bが交互にローカルバス4を占有している場合、システムバス3側の他のバス制御モジュール1a～1nからの要求を受け付けられなくなる期間が発生する。これは、システムバス3側からの優先順位を上げたとしても、再要求を発行するタイミングが、I/Oモジュール2a～2nの要求よりも遅ければ、結果的にシステムバス3側の要求は受け入れられなくなり、バス獲得の為の待ち時間が発生する。

【0012】例えば、CPU5からDMA型のローカルバス4に接続されるI/Oモジュール2a～2n等にデータ転送要求が発生した場合、上記の待ち時間の発生により、CPU5の性能を低下させるなどの問題点があった。

【0013】この発明は、ローカルバス4に接続されるモジュールの構成、転送能力等の影響を受けず、システムバス3側からローカルバス4に接続されたI/Oモジュールへのアクセスを効率的に行え、バス獲得の為の待ち時間が削減されるようなデータバス転送方法を実現することを目的とする。

【0014】

【課題を解決するための手段】請求項1の発明に係るデータバス転送方法は、システムバス3と、システムバス3に接続されるシステムバス制御部10、ローカルバス制御部11、ローカルバス調停部12とを有する複数のバス制御モジュール1a～1nと、上記ローカルバス制御部11に接続されるローカルバス4とを備え、いずれかのデータ転送要求元のバス制御モジュール1a～1nによりシステムバス3を介して他のデータ転送要求先のバス制御モジュール1a～1nにデータ転送を要求する。

【0015】そこで当該他のバス制御モジュール1a～1nに接続されたローカルバス4上のI/O等の端末モジュール2a～2nを獲得できないときに、獲得の再実行を要求するためのビジー信号7を上記データ転送要求元のバス制御モジュール1a～1nに返送する。

【0016】このような機能を各バス制御モジュール1a～1nに設定して或るデータバス転送方法において、ビジー信号7を返送時点より設定期間、上記ローカル側の端末モジュール2a～2nが新たにローカルバス4を獲得する事を禁止する禁止手段を設けたことにより、一時的に上記データ転送要求元のバス制御モジュール1a～1nからの上記ローカルバス4側へのアクセスを優先させるようにしたものである。

【0017】請求項2の発明に係るデータバス転送方法は、データ転送要求元のバス制御モジュール1a～1nからのアクセスを優先させる上記設定期間をシステム内容、或いは処理実行内容によって変更可能とするシステムバス3優先期間設定レジスタ22を設けたものである。

【0018】請求項3の発明に係るデータバス転送方法は、前記システムバス3優先期間で設定される設定期間内にデータ転送要求元のバス制御モジュール1a～1nからの上記システムバス3を介してなされたデータ転送の再実行が成功した場合、前記設定期間内であっても上記禁止手段を解除し、ローカルバス4を上記端末モジュール2a～2nに速やかに解放するようにしたものである。

【0019】請求項4の発明に係るデータバス転送方法は、システムバス3と、システムバス3に接続されるシステムバス制御部10、ローカルバス制御部11、ローカルバス調停部12とを有する複数のバス制御モジュール1a～1nと、上記ローカルバス制御部11に接続されるローカルバス4とを備え、いずれかのデータ転送要求元のバス制御モジュール1a～1nによりシステムバス3を介して他のデータ転送要求先のバス制御モジュール1a～1nにデータ転送を要求し、当該他のバス制御モジュール1a～1nに接続されたローカルバス4上のI/O等の端末モジュール2a～2nを獲得できないときに、獲得の再実行を要求するためのビジー信号7を上記データ転送要求元のバス制御モジュール1a～1nに

返送する。

【0020】このような機能を各バス制御モジュール1 a～1 nに設定して或るデータバス転送方法において、データ転送要求元のバス制御モジュール1 a～1 nに、データ転送要求先のバス制御モジュール1 a～1 nのアドレスを記憶しておく機能を持たせ、データ転送要求先のバス制御モジュール1 a～1 nが端末モジュール2 a～2 nの処理を終えると、データ転送要求元のバス制御モジュール1 a～1 nに対して“リトライOK”信号を出力する機能を持たせたものである。

【0021】請求項5の発明に係るデータバス転送方法は、システムバス3と、システムバス3に接続されるシステムバス制御部10、ローカルバス制御部11、ローカルバス調停部12とを有する複数のバス制御モジュール1 a～1 nと、上記ローカルバス制御部11に接続されるローカルバス4とを備え、いずれかのデータ転送要求元のバス制御モジュール1 a～1 nによりシステムバス3を介して他のデータ転送要求先のバス制御モジュール1 a～1 nにデータ転送を要求する。

【0022】そこで当該他のバス制御モジュール1 a～1 nに接続されたローカルバス4上のI/O等の端末モジュール2 a～2 nを獲得できないときに、獲得の再実行を要求するためのビジー信号7を上記データ転送要求元のバス制御モジュール1 a～1 nに返送する。

【0023】このような機能を各バス制御モジュール1 a～1 nに設定して或るデータバス転送方法において、上記端末モジュール2 a～2 nとデータ転送を行なっているバス制御モジュール1 a～1 nが予め他のバス制御モジュール1 a～1 nに対してその旨をモジュール識別・動作判定信号50で通知するようにし、他のバス制御モジュールがこのモジュール識別・動作判定信号50を判定することにより、余分なアクセスを行わないように構成したものである。

【0024】請求項6の発明に係るデータバス転送方法は、システムバス3と、システムバス3に接続されるシステムバス制御部10、ローカルバス制御部11、ローカルバス調停部12とを有する複数のバス制御モジュール1 a～1 nと、上記ローカルバス制御部11に接続されるローカルバス4とを備え、いずれかのデータ転送要求元のバス制御モジュール1 a～1 nによりシステムバス3を介して他のデータ転送要求先のバス制御モジュール1 a～1 nにデータ転送を要求する。

【0025】そこで当該他のバス制御モジュール1 a～1 nに接続されたローカルバス4上のI/O等の端末モジュール2 a～2 nを獲得できないときに、獲得の再実行を要求するためのビジー信号7を上記データ転送要求元のバス制御モジュール1 a～1 nに返送する。

【0026】このような機能を各バス制御モジュール1 a～1 nに設定して或るデータバス転送方法において、ビジー信号7が返送されたデータ転送元のバス制御モジ

ジュール1 a～1 nのアクセス要求情報を格納する為のアクセス情報格納レジスタ61を内蔵し、ビジー状態が終了した後、前記データ転送元のバス制御モジュール1 a～1 nからのリトライによるアクセスが発生する前に、前記アクセス情報格納レジスタ61内のアクセス要求情報を元に端末モジュール2 a～2 nのデータをリードして、別途設けたプリフェッチデータバッファ62にこのデータを取り込む。

【0027】その後、上記データ転送元のバス制御モジュール1 a～1 nからのリトライアクセス時に、上記プリフェッチデータバッファ62の値を返すことにより、データ転送に要する時間を短縮するものである。

【0028】請求項7の発明に係るデータバス転送方法は、システムバス3と、システムバス3に接続されるシステムバス制御部10、ローカルバス制御部11、ローカルバス調停部12とを有する複数のバス制御モジュール1 a～1 nと、上記ローカルバス制御部11に接続されるローカルバス4とを備え、いずれかのデータ転送要求元のバス制御モジュール1 a～1 nによりシステムバス3を介して他のデータ転送要求先のバス制御モジュール1 a～1 nにデータ転送を要求する。

【0029】そこで当該他のバス制御モジュール1 a～1 nに接続されたローカルバス4上のI/O等の端末モジュール2 a～2 nを獲得できないときに、獲得の再実行を要求するためのビジー信号7を上記データ転送要求元のバス制御モジュール1 a～1 nに返送する。

【0030】このような機能を各バス制御モジュール1 a～1 nに設定して或るデータバス転送方法において、上記ビジー信号7が返送されたデータ転送元のバス制御モジュール1 a～1 nのアクセス要求情報を格納する為のアクセス情報格納レジスタ61を内蔵し、ビジー信号7が返送されたデータ転送要求元のバス制御モジュール1 a～1 nをデータ待ち状態とし、ビジー信号7を返送したデータ転送先のバス制御モジュール1 a～1 nはビジー状態が終了した後、前記アクセス情報を元にデータをリードして、別途設けたプリフェッチデータバッファ62にデータを取り込む。

【0031】その後、上記データ転送要求元のバス制御モジュール1 a～1 nに対して、プリフェッチデータバッファ62の値を返すことにより、リトライ動作を不要としたものである。

【0032】

【作用】請求項1の発明においては、データ転送要求元となるバス制御モジュール1 a～1 nが、システムバス3を介してデータ転送要求先の他のバス制御モジュール1 a～1 nにデータ転送を要求し、このデータ転送要求先のバス制御モジュールに接続されたローカルバス4上のI/O等の端末モジュール2 a～2 nを獲得できないときに、獲得の再実行を要求するためのビジー信号7を上記データ転送要求元のバス制御モジュール1 a～1 n

に返送する。

【0033】このような場合に、このビジー信号7の返送時点よりカウンタにより設定された一定期間、上記ローカル側の端末モジュール2a~2nが新たにローカルバス4を獲得する事を禁止する禁止フラグ19を禁止フラグ生成部14にて発行し、この禁止フラグ19が有意的の間、一時的に上記データ転送要求元のバス制御モジュール1a~1nからの上記ローカルバス4側へのアクセスを優先する。

【0034】請求項2の発明においては、データ転送要求元のバス制御モジュール1a~1nからのアクセスを優先させる上記設定期間を設定レジスタ22及び比較器23を設け認意に設定を可能にする。

【0035】請求項3の発明においては、前記システムバス3の優先期間中で、禁止フラグ19が有意的の間にデータ転送要求元のバス制御モジュール1a~1nからの上記システムバス3を介してなされたデータ転送の再実行が成功した場合、前記設定期間内であっても上記禁止フラグ19を無意とし、ローカルバス4を上記端末モジュール2a~2nに速やかに解放する。

【0036】請求項4の発明においては、データ転送要求元のバス制御モジュール1a~1nにデータ転送要求先のバス制御モジュール1a~1nのアドレスを転送元情報格納部43へ記憶させ、データ転送先のバス制御モジュール1a~1nが端末モジュール2a~2nの処理を終えると、データ転送要求元のバス制御モジュール1a~1nに対してリトライOK出力部45は、前記転送元情報格納部43の内容に基づいて“リトライOK”信号42を出力する。

【0037】請求項5の発明においては、いずれかのデータ転送要求元のバス制御モジュール1a~1nによりシステムバス3を介して他のデータ転送要求先のバス制御モジュール1a~1nにデータ転送を要求し、当該他のバス制御モジュール1a~1nに接続されたローカルバス4上のI/O等の端末モジュール2a~2nを獲得しようとする場合、上記端末モジュール2a~2nとデータ転送を行なっているバス制御モジュール1a~1nが予め他のバス制御モジュール1a~1nに対してその旨をモジュール識別・動作判定信号50で通知するようにし、他のバス制御モジュール1a~1nはこのモジュール識別・動作判定信号50をモジュール識別・動作判定部51にて判定することにより、余分なアクセスを行わない。

【0038】請求項6の発明においては、いずれかのデータ転送要求元のバス制御モジュール1a~1nによりシステムバス3を介して他のデータ転送要求先のバス制御モジュール1a~1nにデータ転送を要求し、このデータ転送要求先のバス制御モジュール1a~1nに接続されたローカルバス4上のI/O等の端末モジュール2a~2nを獲得できないときに、獲得の再実行を要求す

るためのビジー信号7を上記データ転送要求元のバス制御モジュール1a~1nに返送する。

【0039】この時ビジー信号7が返送されたデータ転送元のバス制御モジュール1a~1nのアクセス要求情報をアクセス情報格納レジスタ61に格納し、ビジー状態が終了した後、前記データ転送元のバス制御モジュール1a~1nからのリトライによるアクセスが発生する前に、前記レジスタ61内のアクセス要求情報を元に端末モジュール2a~2nのデータをリードして、別途設けたプリフェッチデータバッファ62にこのデータを取り込み、上記データ転送元のバス制御モジュール1a~1nからのリトライアクセス時に、上記データバッファ62の値を返す。

【0040】請求項7の発明においては、いずれかのデータ転送要求元のバス制御モジュール1a~1nによりシステムバス3を介して他のデータ転送要求先のバス制御モジュール1a~1nにデータ転送を要求し、このデータ転送要求先バス制御モジュールに接続されたローカルバス4上のI/O等の端末モジュール2a~2nを獲得できないときに、獲得の再実行を要求するためのビジー信号7を上記データ転送要求元のバス制御モジュール1a~1nに返送する。

【0041】上記ビジー信号7が返送されたデータ転送元のバス制御モジュール1a~1nのアクセス要求情報をアクセス情報格納レジスタ61へ格納し、ビジー信号7が返送されたデータ転送要求元のバス制御モジュール1a~1nはデータ受信コントロール部72によりデータ待ち状態となり、ビジー信号7を返送したデータ転送先のバス制御モジュール1a~1nはビジー状態が終了した後、前記アクセス情報を元にデータをリードして、別途設けたプリフェッチデータバッファ62にデータを取り込み、上記データ転送要求元のバス制御モジュール1a~1nに対して、データバッファ62の値を返すことにより、リトライ動作を不要とした。

【0042】

【実施例】

実施例1（請求項1対応）．以下、この発明の実施例1を図に基づいて説明する。図1は、本発明の一実施例を示すブロック図で、図12と同一部分は同一符号を記している。図1に於いて10は、システムバス制御部であり、システムバス3を介して他のバス制御モジュール1a~1nからのデータ転送要求を受信する機構及びローカルバス制御部11から要求されるシステムバス3へのデータ転送を司る。11はローカルバス制御部であり、ローカルバス4を介してI/O等の端末モジュール2a~2n等からのデータ転送要求を受信する機構及びシステムバス制御部10から要求されるローカルバス4へのデータ転送を司る。

【0043】上記システムバス制御部10とローカルバス制御部11は内部バス15にて接続される。12はロ

11

ーカルバス調停部であり、ローカルバス 4 に接続される各 I/O 等の端末モジュール 2 a ~ 2 n より出力される外部ローカルバス要求信号 2 0 a ~ 2 0 n 及びシステムバス制御部 1 0 から出力される内部ローカルバス要求信号 1 6 を入力、あるいは調停し、上記データ転送要求元のバス制御モジュールに対して、外部ローカルバス許可信号 2 1 a ~ 2 1 n もしくは、内部ローカルバス許可信号 1 7 を出力する。

【0044】上記ローカルバス調停部 1 2 では、ローカルバス 4 を全ての要求元が使用していない場合にのみ新たにローカルバス 4 の使用要求が許可される調停方法を探る。

【0045】1 3 は、禁止フラグ 1 9 を有意とする時間をカウント UP するカウンタであり、その起動はシステムバス 3 に出力されるビジー信号 7 にて実施され、一定カウント値に達するとカウントアップ信号 1 8 を出力する。1 4 は禁止フラグ生成部で、上記ビジー信号 7 及びカウント UP 信号 1 8 を入力し、禁止フラグ 1 9 を生成する。該禁止フラグ 1 9 は、ビジー信号 7 にて有意とされ、カウント UP 信号 1 8 にて無意とされる。

【0046】次に動作について、図 1 と図 2 のタイミング図に沿って説明する。図 1 において、例えば、バス制御モジュール 1 a が持つローカルバス 4 に接続されている I/O 等の端末モジュール 2 a が外部ローカルバス許可信号 2 1 a をローカルバス調停部 1 2 より受け取り、ローカルバス 4 を一定期間使用する。上記ローカルバス 4 使用期間中に、他の I/O 等の端末モジュール 2 b が同様に外部ローカルバス要求信号 2 0 b を出力した場合でも、I/O 等の端末モジュール 2 b に対する外部ローカルバス許可信号 2 1 b は発行されず、I/O 等の端末モジュール 2 b は、ローカルバス 4 の使用を待たされる。

【0047】同様に他のバス制御モジュール 1 b ~ 1 n のうち例えば、バス制御モジュール 1 b から発せられたバス制御モジュール 1 a が持つローカルバス 4 へのデータ転送要求は、システムバス制御部 1 0 が作動し、内部ローカルバス要求信号 1 6 を図 2 の a のように出力するが、内部ローカルバス許可信号 1 7 は発行されない。内部ローカルバス許可信号 1 7 が発行されないことを検知したシステムバス制御部 1 0 は、ビジー信号 7 を図 2 の b にて出力し、転送要求元であるバス制御モジュール 1 b へ、ローカルバス 4 へのデータ再転送依頼を要求する。

【0048】この時、バス制御モジュール 1 a を構成しているシステムバス制御部 1 0 により発行されたビジー信号 7 に従って、禁止フラグ生成部 1 4 は、ローカルバス調停部 1 2 に対し禁止フラグ 1 9 を図 2 の c にて有意と出し、同時にカウンタ 1 3 を起動させる。

【0049】上記禁止フラグ 1 9 が有意の出力を受けたローカルバス調停部 1 2 は、他のバス制御モジュールか

12

らの要求により出される内部ローカルバス要求信号 1 6 の有無には関わらず、該禁止フラグ 1 9 が有意の間は、新たに他の I/O 等の端末モジュールからの要求である外部ローカルバス要求信号 2 0 a ~ 2 0 n に対する外部ローカル許可信号 2 1 a ~ 2 1 n は発行されない。但し、現在発行中である外部ローカルバス許可信号 2 1 a は進行中のデータ転送が終了し、外部ローカルバス要求信号 2 0 a が無意になるまで保持される。

【0050】次に、端末モジュール 2 a はローカルバス 4 を使用していて、一時的に外部ローカルバス要求信号 2 0 a を無意にした場合、外部ローカルバス許可信号を無意にする。これにより以前からの要求があった端末モジュール 2 b が発行する外部ローカルバス要求信号 2 0 b に対する外部ローカルバス許可信号 2 1 b が発行されるべきだが、上記禁止フラグ 1 9 が c に於いて有意となっているため、新たな許可信号は発行されない。同様に端末モジュール 2 a が再度発行する外部ローカルバス要求信号 2 0 a に対する外部ローカルバス許可信号 2 1 a も発行されない。

【0051】上記禁止フラグ 1 9 が有意の間に、ビジー信号 7 にて応答した、他のバス制御モジュール 1 b ~ 1 n からの再転送要求が発生した場合は、何れの外部ローカルバス許可信号 2 0 a ~ 2 0 n も発行されていないため、内部ローカルバス要求信号 1 6 の d に対する内部ローカルバス許可信号 1 7 は発行可能となり、システムバス 3 側からのデータ転送においてローカルバス 4 が使用可能となる。

【0052】尚、カウンタ 1 3 は、一定期間カウントするとカウント UP 信号 1 8 を禁止フラグ生成部 1 4 に対して発行し、これにより禁止フラグ 1 9 は e の時点で無意になり、システムバス制御部 1 0 への内部ローカルバス許可信号 1 7 が無意であれば、有意である外部ローカルバス要求信号 2 0 a ~ 2 0 n に対する何れかの外部ローカルバス許可信号 2 1 a ~ 2 1 n が f のように発行可能となる。

【0053】上記実施例により、システムバス 3 側からの再データ転送が優先される効果を得られる。

【0054】実施例 2 (請求項 2 に対応)。以下、この発明の実施例 2 を図に基づいて説明する。図 3 は本発明の他の実施例を示すブロック図で、図 1 と同一部分は同一符号を記している。図 3 に於いて、2 2 は上記実施例 1 で述べた禁止フラグ 1 9 の有意期間を設定し、記憶する設定レジスタであり、該レジスタ 2 2 への書き込みは、システムバス 3 を経由して例えば、CPU 5 等によって実施される。2 3 は比較器で上記設定レジスタ 2 2 の内容とカウンタ 1 3 から出力されるカウント値 2 4 を比較し、一致した場合は、カウント UP 信号 1 8 を出力する。

【0055】次に動作について説明する。バス制御モジュール 1 a にシステムバス 3 側から転送要求があり、ロ

ーカルバス4が使用中の為、他のバス制御モジュール1b~1nに対して、ビジー信号7を出力し、再転送要求応答をした場合に、禁止フラグ19にてシステムバス制御部10からの内部ローカルバス要求信号16を外部ローカルバス要求信号20a~20nよりも優先的に扱う機構を実現する。

【0056】外部ローカルバス要求信号20a~20nを抑制する上記禁止フラグ19の有意期間を設定する為、ビジー信号7が発行されたと同時にカウントされているカウンタ13が出力するカウンタ値24とCPU5によって設定された設定カウント値25とを比較器にて比較し、一致した場合にカウンタUP信号18を禁止フラグ生成部14へ出力し、禁止フラグ19を無意とする。

【0057】これによって、システムバス3からの再転送要求が優先される期間を自由に変えることができる。

【0058】実施例3（請求項3に対応）、以下、この発明の実施例3を図に基づいて説明する。図4は、本発明の他の実施例の構成を示すブロック図で、図3と同一部分は同一符号を記している。図に於いて、30はOR（論理和）素子であり、システムバス制御部10から出力されるシステムバスアクセス完了信号31と実施例2で述べた比較器23から出力されるカウンタUP信号18の論理和をとり、禁止フラグリセット信号32を生成する。

【0059】次に動作について、図5のタイミング図に沿って説明する。バス制御モジュール1aにシステムバス3側から転送要求があり、aにて内部ローカルバス要求信号16が発行するがローカルバス4をI/O等の端末モジュール2aがbにて使用中の為、他のバス制御モジュール1b~1nに対して、ビジー信号7をcに於いて出力し、再転送要求応答をした場合に、禁止フラグ19をdにて有意としシステムバス制御部10からの内部ローカルバス要求信号16を外部ローカルバス要求信号20a~20nよりもある一定期間優先的に扱う機構を実現するが、該優先期間中のdに他のバス制御モジュール1b~1nからの再転送がeに於いて成功したことを検知したシステムバス制御部10は、システムバスアクセス完了信号31をカウンタ13及びOR素子30へ出力する。該信号31によりカウンタ13のカウント値24がリセットされると同時にOR素子30を経由し、禁止フラグ生成部14に対して禁止フラグリセット信号32を出力する。これを受けた禁止フラグ生成部14は、ローカルバス調停部12に対し継続出力中の禁止フラグ19をfにて無意とする。

【0060】また、内部ローカルバス要求信号16を優先的に扱う期間中に他のバス制御モジュール1b~1nからの再転送要求が発生しなかった場合には、比較器23から出力されるカウンタUP信号18にて、禁止フラグリセット信号32が生成され、上記実施例2と同様な

方法で禁止フラグ19を無意にする。

【0061】これによって、余分なシステムバス3の優先期間を削除でき、速やかにgに於いてI/O等の端末モジュール2a~2nに対してローカルバス4を解放できる。

【0062】実施例4（請求項4に対応）、以下、この発明の実施例4を図に基づいて説明する。図6は、本発明の他の実施例の構成を示すブロック図で、図1と同一部分は同一符号を記している。40はシステムバス制御部10より出力されるビジー信号7を検出するビジー検出部である。43はバス制御モジュール1a~1nに対してアクセス要求を行う転送要求元バス制御モジュール1a~1nの情報を格納する転送元情報格納部、44はリトライOK信号42の出力先を決定するセクタである。45はローカルバス調停部12より出力されるいずれかの外部ローカルバス許可信号21を受けて、セクタ44へリトライOK信号42を出力するリトライOK出力部である。41はセクタ44から出力されたリトライOK信号を受信するリトライOK検出部である。

【0063】次に動作について図6及び図7のタイミング図に沿って説明する。例えば、1つのI/O等の端末モジュール2aがaに於いてローカルバス4を獲得中に、システムバス3側からローカルバス4に対してのデータ転送要求が発生した場合、データ転送要求をされたバス制御モジュール1aは、上記データ転送要求を行ったバス制御モジュール1bに対して、ビジー信号7をcに於いて出力する。転送要求元の、バス制御モジュール1bは、ビジー信号7をビジー検出部40にて検出し、ビジー検出信号47をローカルバス制御部11へ出力し、システムバスの獲得を一旦あきらめる。

【0064】上記I/O等の端末モジュール2a~2nがdのようにローカルバス4を解放すると、ローカルバス調停部12はリトライOK出力部45に対して外部ローカルバス許可信号21を出力する。外部ローカルバス許可信号21を受信したリトライOK出力部45はセクタ44に対してリトライOK信号42を出力し、上記転送元情報格納部43より出力された転送元情報信号46により、リトライOK信号42の出力先を決定した後、eに於いてデータ転送要求を行ったバス制御モジュール1bへリトライOK信号42を出力する。リトライOK信号42は、データ転送要求元バス制御モジュール1b内の、リトライOK検出部41で検出され、リトライOK検出部41は、同バス制御モジュール1b内のローカルバス制御部11へその旨を伝える。

【0065】バス制御モジュール1bのローカルバス制御部11は、リトライOK検出部41からリトライOK検出信号45を出力されると、システムバス3に対してリトライを行い、転送要求先であるバス制御モジュール1aのローカルバス4に接続されたI/O等の端末モジュール2bへアクセス可能となる。

【0066】以上のように、データ転送要求を行うバス制御モジュール1bのリトライの回数を削減することができ、システムバス3の効率化が図れる。

【0067】実施例5（請求項5に対応）．以下、この発明の実施例5を図に基づいて説明する。図8は、本発明の他の実施例の構成を示すブロック図で、図1と同一部分は同一符号を記している。50は各バス制御モジュール1a～1n内のローカルバス調停部12より出力されるモジュール識別・動作判定信号であり、51はモジュール識別・動作判定信号50を受信するモジュール識別・動作判定部である。

【0068】次に動作について図8及び図9に沿って説明する。例えば、バス制御モジュール1aがI/O等の端末モジュール2aとローカルバス4を介してデータ転送を行っている。これは端末モジュール2aがローカルバス4の使用を要求する外部ローカルバス要求信号20aをローカルバス調停部12へ出力し、該信号20aを受信したローカルバス調停部12はaのように端末モジュール2aに対し外部ローカルバス許可信号21aを出力する。

【0069】この時、ローカルバス調停部12はbのようにモジュール識別・動作判定信号50aを、他の全てのバス制御モジュール、ここでは1b～1nへ出力する。このモジュール識別・動作判定信号50は、各バス制御モジュール1a～1n内の、モジュール識別・動作判定部51にて受信される。バス制御モジュール1bは他のバス制御モジュール1aへのアクセスを発行する場合、先ず上記モジュール識別・動作判定部51b内の情報を確認する。

【0070】ここでモジュール識別・動作判定信号50aが有意であれば、システムバス3に対してのデータ転送要求は発行せず、上記モジュール識別・動作判定信号50aがcに於いて無意になってから、転送先であるバス制御モジュール1aに接続されたI/O等の端末モジュール2bへアクセスが開始される。

【0071】以上により、システムバス3への余分なアクセスを未然に防ぐことができ、システムバス3の効率的な利用が図れ、バス制御モジュール1a～1nに關しても不要なシステムバス3へのアクセスが減少するのでバス制御モジュールの処理も効率化が図れる。

【0072】実施例6（請求項6に対応）．実施例6を図に基づいて説明する。図10は、本発明の他の実施例の構成を示すブロック図で、図1と同一部分は同一符号を記している。図に於いて、61は他のバス制御モジュール1b、1c…1nからのアクセス要求情報を格納するアクセス情報レジスタ、62はローカルバス4に接続されるI/O等の端末モジュール2a、2b…2nからリードしたデータを格納するプリフェッチデータバッファ、63はアクセス情報格納レジスタ61の情報に従って、ローカルバス4に接続されるI/O等の端末モジ

ール2a～2n内のデータをプリフェッチデータバッファ62に格納する制御を行うプリフェッチ制御回路である。

【0073】次に動作について説明する。例えばバス制御モジュール1aのローカルバス4が使用中に、他のバス制御モジュール1bからバス制御モジュール1aに接続されたI/O等の端末モジュール2bの持っているデータに対してリード要求が発行された場合、前述までの実施例と同様にビジー信号7を発行するが、データリード要求の際の、アドレスやシングル転送、バースト転送などの転送モード等のアクセス情報をアクセス情報格納レジスタ61に格納する。

【0074】次に、ローカルバス4が解放された事を認識したローカルバス調停部12は、プリフェッチ制御起動信号64を出力し、これを受けたプリフェッチ制御回路63は、上記アクセス情報レジスタ61に格納されたアクセス情報を基に、転送要求元であるバス制御モジュール1bからの再転送要求の有無に関わらず、プリフェッチ制御信号65をローカルバス制御部11へ出力し、該信号65を受けたローカルバス制御部11は、端末モジュール2bのデータをリードし、そのデータをプリフェッチデータバッファ62へ格納し、バス制御モジュール1bからの再要求があった際に、プリフェッチデータバッファ62の内容をバス制御モジュール1bへ転送する。

【0075】このようなプリフェッチ動作により、バス制御モジュール1bがビジー信号7を受信し、転送の再要求から、必要なデータを獲得するまでのアクセス期間を短縮する事ができる。

【0076】実施例7（請求項7に対応）．図10で示す実施例では、バス制御モジュール1bによる再要求を行ったが、ビジー信号7を受け付けたバス制御モジュール1bがデータ受信状態に入り、バス制御モジュール1aが、アクセス情報格納レジスタ61の内容を元にデータをリードし、バス制御モジュール1aから、バス制御モジュール1bに対して必要なデータを転送する様に構成する事により、図10で示す実施例と同等の効果が得られる。

【0077】この動作を、図に基づいて説明する。図11は本発明の他の実施例の構成を示すブロック図で、図10と同一部分は同一符号を記している。図に於いて、71はプリフェッチしたデータを要求元に対して送信するデータリターンコントロール部、72はバス獲得要求がビジー信号7を返された時点で、要求先からのデータ待ち状態に入るデータ受信コントロール部、76はアクセス情報格納レジスタ61からシステムバス制御部10へ出力するアクセス情報である。

【0078】次に動作について説明する。バス制御モジュール1aが、バス制御モジュール1bにビジー信号7を返し、更にプリフェッチ動作を行う事までは実施例6

17

と同様である。但し、アクセス情報格納レジスタ 61 にはデータ転送要求元のバス制御モジュール 1b のアドレス情報も格納されている。

【0079】ここでビジー信号 7 を返されたデータ転送要求元のバス制御モジュール 1b のシステムバス制御部 10 は、データ受信コントロール信号 73 を出力し、これを受けたデータ受信コントロール部 72 が起動し、データ待ちのスリープ状態に入る。更にビジー信号 7 を返したバス制御モジュール 1a はローカルバス 4 が解放され、ビジー状態が終了した事を認識したローカルバス調停部 12 はプリフェッチ制御起動信号 64 を出力し、これを受けたプリフェッチ制御回路 63 は、上記アクセス情報レジスタ 61 に格納されたアクセス情報を基に、転送要求元であるバス制御モジュール 1b からの再転送要求の有無に関わらず、プリフェッチ制御信号 65 をローカルバス制御部 11 へ出力し、該信号 65 を受けたローカルバス制御部 11 はデータ転送要求先の I/O 等の端末モジュール 2a ~ 2n からデータをリードし、そのデータをプリフェッチデータバッファ 62 へ格納し、データプリフェッチが完了した後、ローカルバス制御部 11 はデータリターン要求信号 74 をデータリターンコントロール部 71 へ出力する。

【0080】該信号 74 を受信したデータリターンコントロール部 71 は、データリターン信号 75 をシステムバス制御部 10 へ出力する。該信号を受けたシステムバス制御部 10 はアクセス情報格納レジスタ 61 より出力されるアクセス情報 76 を受け、要求元のバス制御モジュール 1b のアドレス情報を参照し、プリフェッチデータバッファ 62 の内容を、システムバス 3 を経由して、バス制御モジュール 1b にデータ転送を行う。データを

【0081】

【発明の効果】以上のようにこの発明によれば、以下の効果が得られる。

【0082】請求項 1 に示す発明によれば、データ転送要求元のバス制御モジュールへビジー信号を返送した場合に、ビジー信号の返送時点より設定期間、ローカルバス上の I/O 等の端末モジュールが新たにローカルバスを獲得する事を禁止する禁止手段を設けたことにより、一時的に上記データ転送要求元のバス制御モジュールからの上記ローカルバス側へのアクセスを優先させるようにしたので、データの再転送要求の回数を減少させる為に、バス獲得の待ち時間を削減する効果がある。

【0083】請求項 2 に示す発明によれば、データ転送要求元のバス制御モジュールからのアクセスを優先させる上記設定期間をシステム内容、或いは処理実行内容によって変更可能とするシステムバス優先期間を設定する設定レジスタを設けたので、有効ではない優先期間を減

18

少させ、データ転送を効率良く行える効果がある。

【0084】請求項 3 に示す発明によれば、データ転送の再実行が成功した場合、前記設定期間内であっても上記禁止手段を解除し、ローカルバスを上記端末モジュールに速やかに解放するようにしたのでデータ転送抑制期間を最小限に抑え、ローカルバスを有効利用でき、バス獲得の待ち時間を削減できる効果がある。

【0085】請求項 4 に示す発明によれば、データ転送要求元のバス制御モジュールに、データ転送要求先のバス制御モジュールのアドレスを記憶しておく機能を持たせ、データ転送要求先のバス制御モジュールが端末モジュールの処理を終えると、データ転送要求元のバス制御モジュールに対して“リトライ OK”信号を出力する機能を持たせたので、データ転送要求元のバス制御モジュールのシステムバスへのアクセス回数を減少させ、バス獲得の待ち時間が削減される効果がある。

【0086】請求項 5 に示す発明によれば、I/O 等の端末モジュールとデータ転送を行っているバス制御モジュールが予め他のバス制御モジュールに対してその旨をモジュール識別・動作判定信号で通知するようにし、他のバス制御モジュールが、このモジュール識別・動作判定信号を判定することにより、余分なアクセスを行わないようにしたので、システムバス側からローカルバスに接続された I/O 等の端末モジュールへのアクセスを効率良く行える効果がある。

【0087】請求項 6 に示す発明によれば、いずれかのデータ転送要求元のバス制御モジュールによりシステムバスを介して他のデータ転送要求先のバス制御モジュールにデータ転送を要求し、当該他のバス制御モジュールに接続されたローカルバス上の I/O 等の端末モジュールを獲得できないときに、獲得の再実行を要求するためのビジー信号を上記データ転送要求元のバス制御モジュールに返送する。

【0088】このビジー信号が返送されたデータ転送元のバス制御モジュールのアクセス要求情報を格納する為のアクセス情報格納レジスタを内蔵し、ビジー状態が終了した後、前記データ転送元のバス制御モジュールからのリトライによるアクセスが発生する前に、前記レジスタ内のアクセス要求情報を元に I/O 等の端末モジュールのデータをリードして、別途設けたプリフェッチデータバッファにこのデータを取り込み、上記データ転送元のバス制御モジュールからのリトライアクセス時に、上記データバッファの値を返すようにしたので、I/O 等の端末モジュールへのアクセスを効率良く行え、データ転送に要する時間を短縮する効果がある。

【0089】請求項 7 に示す発明によれば、いずれかのデータ転送要求元のバス制御モジュールによりシステムバスを介して他のデータ転送要求先のバス制御モジュールにデータ転送を要求し、当該他のバス制御モジュールに接続されたローカルバス上の I/O 等の端末モジュール

19

ルを獲得できないときに、獲得の再実行を要求するためのビジー信号を上記データ転送要求元のバス制御モジュールに返送する。

【0090】上記ビジー信号が返送されたデータ転送元のバス制御モジュールのアクセス要求情報を格納する為のアクセス情報格納レジスタを内蔵し、ビジー信号が返送されたデータ転送要求元のバス制御モジュールをデータ待ち状態とし、ビジー信号を返送したデータ転送先のバス制御モジュールはビジー状態が終了した後、前記アクセス情報を元にデータをリードして、別途設けたプリフェッチデータバッファにデータを取り込み、上記データ転送要求元のバス制御モジュールに対して、前記データバッファの値を返すようにしたので、リトライ動作が不要となりバス獲得の為の待ち時間が削減される効果がある。

【図面の簡単な説明】

【図1】 この発明の実施例1を示す構成図である。

【図2】 この発明の実施例1の動作を示すタイミング図である。

【図3】 この発明の実施例2を示す構成図である。

【図4】 この発明の実施例3を示す構成図である。

【図5】 この発明の実施例3の動作を示すタイミング図である。

【図6】 この発明の実施例4を示す構成図である。

【図7】 この発明の実施例4の動作を示すタイミング図である。

【図8】 この発明の実施例5を示す構成図である。

【図9】 この発明の実施例5の動作を示すタイミング図である。

【図10】 この発明の実施例6を示す構成図である。 30

20

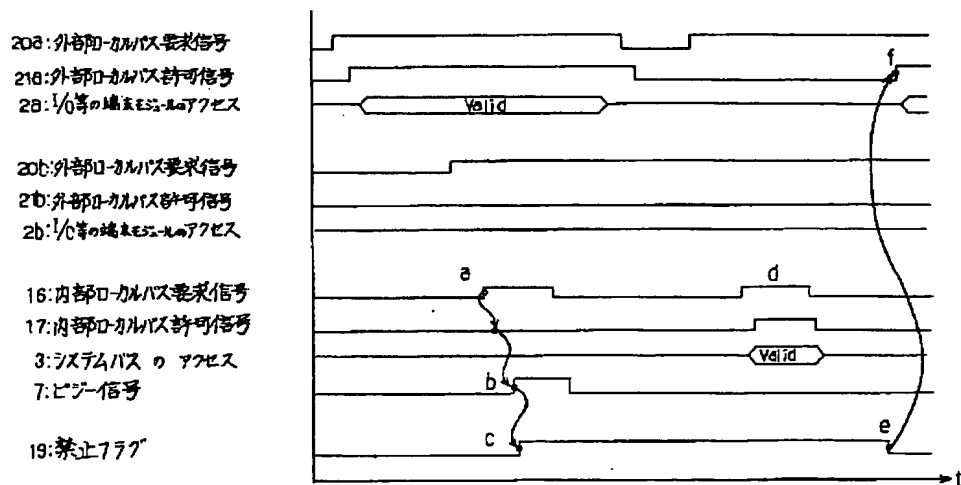
【図11】 この発明の実施例7を示す構成図である。

【図12】 従来の発明の一実施例の構成図である。

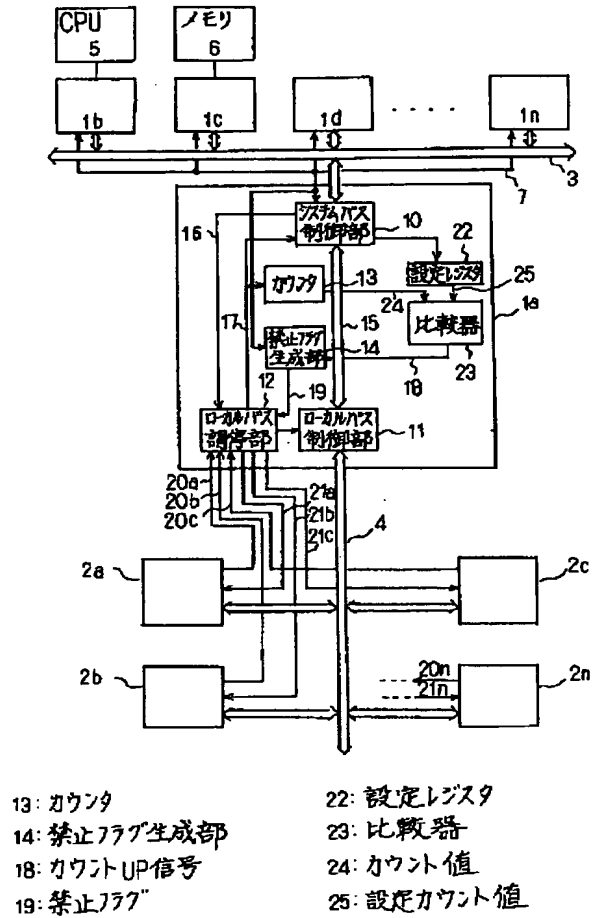
【符号の説明】

1a~1n バス制御モジュール、2a~2n I/O等の端末モジュール、3 システムバス、4 ローカルバス、5 CPU、6 メモリ、7 ビジー信号、10 システムバス制御部、11 ローカルバス制御部、12 ローカルバス調停部、13 カウンタ、14 禁止フラグ生成部、15 内部バス、16 内部ローカルバス要求信号、17 内部ローカルバス許可信号、18 カウントUP信号、19 禁止フラグ、20a~20n 外部ローカルバス要求信号、21a~21n 外部ローカルバス許可信号、22 設定レジスタ、23 比較器、24 カウント値、25 設定カウント値、30 OR素子、31 システムバスアクセス完了信号、32 禁止フラグリセット信号、40 ビジー検出部、41 リトライOK検出部、42 リトライOK信号、43 転送元情報格納部、44 セレクタ、45 リトライOK出力部、46 転送元情報信号、47 ビジー検出信号、48 リトライOK検出信号、50a~50n モジュール識別・動作判定信号、51a~51n モジュール識別・動作判定部、61 アクセス情報格納レジスタ、62 プリフェッチデータバッファ、63 プリフェッチ制御回路、64 プリフェッチ制御起動信号、65 プリフェッチ制御信号、71 データリターンコントロール部、72 データ受信コントロール部、73 データ受信コントロール信号、74 データリターン要求信号、75 データリターン信号、76 アクセス情報。

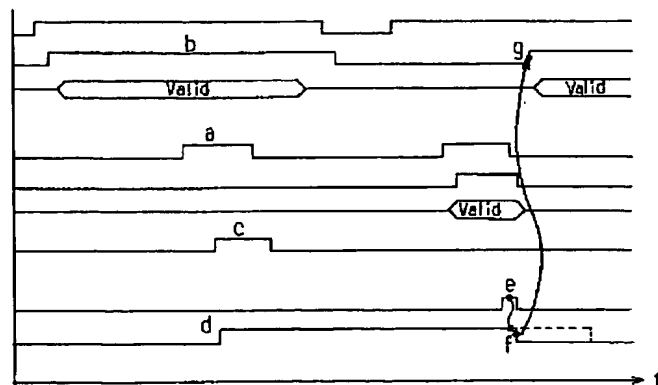
【図2】



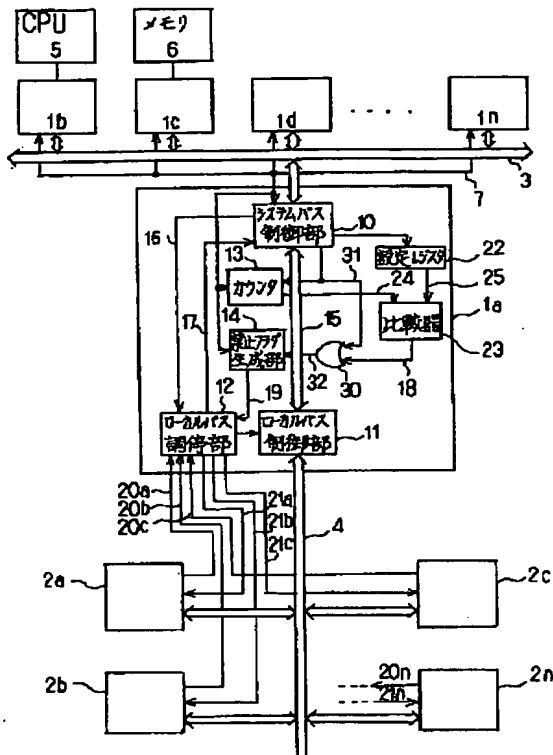
【図 3】



【図5】

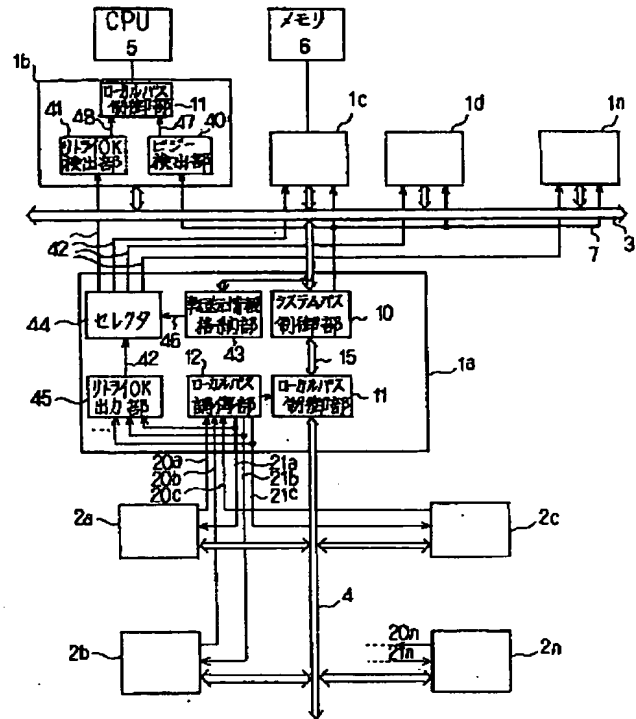


【図4】



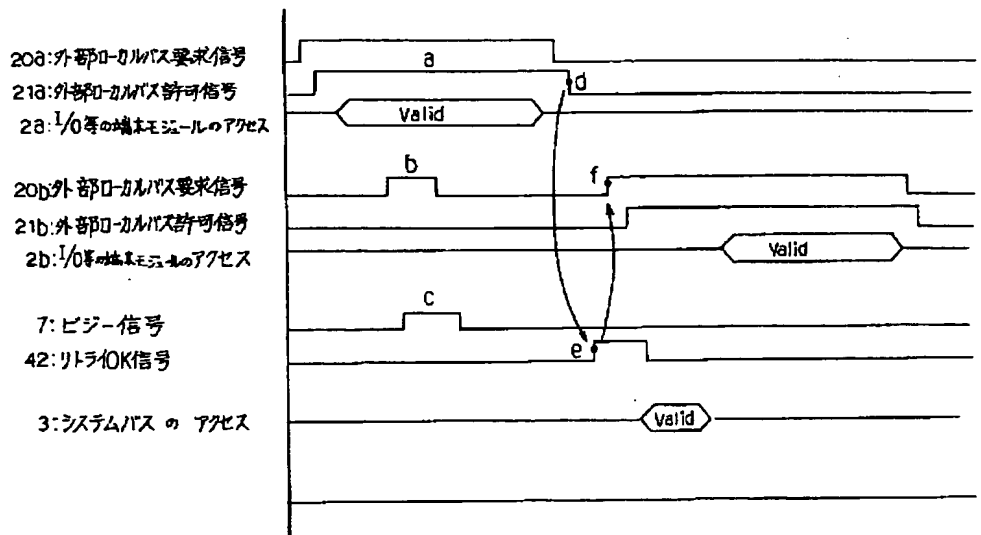
- 13: カウンタ
 14: 禁止フラグ生成部
 18: カウントUP信号
 19: 禁止フラグ"
 30: OR素子
 31: システムバスアクセス完了信号
 32: 禁止フラグリセット信号

【図6】

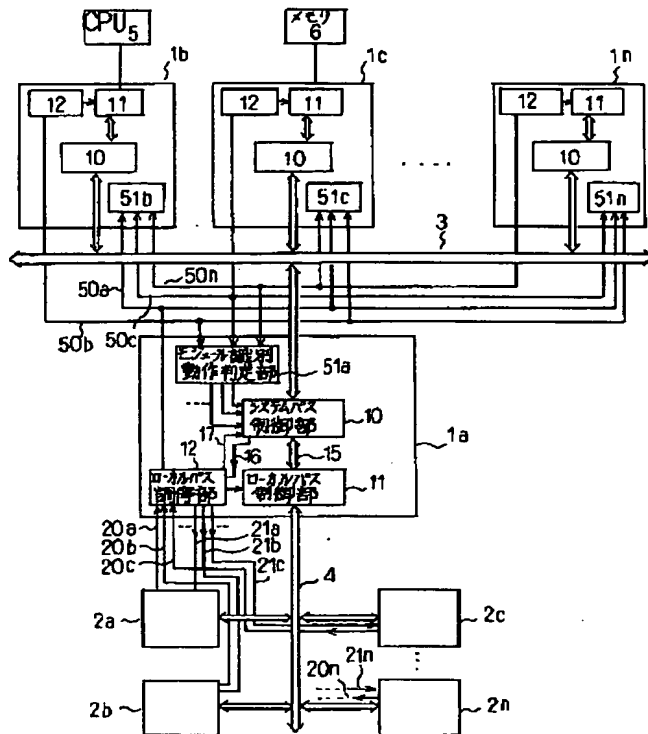


- 40: ビジー検出部
 41: リトライOK検出部
 42: リトライOK信号
 43: 転送元情報格納部
 44: セレクタ
 45: リトライOK出力部
 46: 転送元情報信号
 47: ビジー検出信号
 48: リトライOK検出信号

【図7】



【図 8】



50a ~ 50n: モジュール識別・動作判定信号

51a ~ 51n: モジュール識別・動作判定部

【図 9】

20a: 外部ローカルバス要求信号

21a: 外部ローカルバス許可信号

2a: I/O等の端末モジュールのアクセス

20b: 外部ローカルバス要求信号

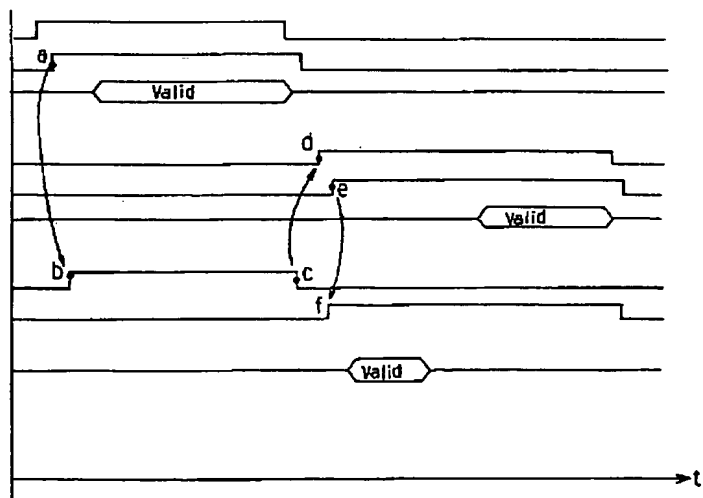
21b: 外部ローカルバス許可信号

2b: I/O等の端末モジュールのアクセス

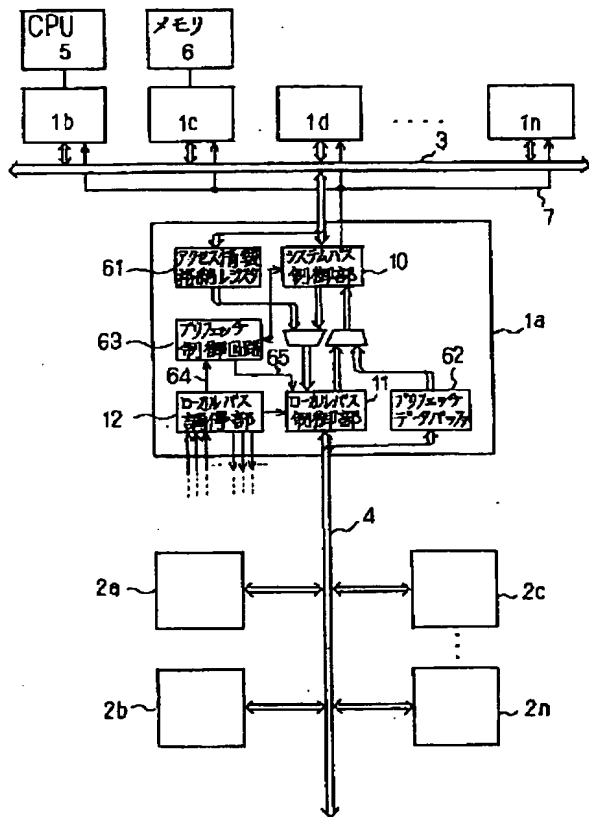
50a: モジュール識別・動作判定信号

50b: モジュール識別・動作判定信号

3: システムバスのアクセス

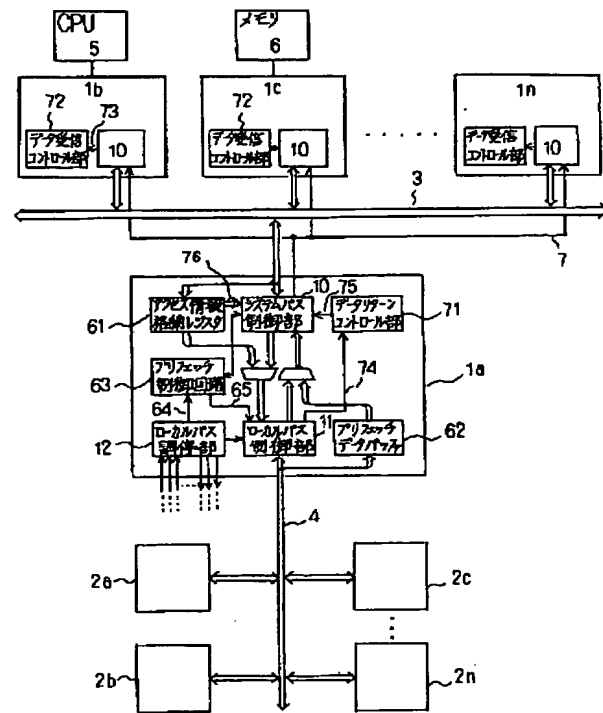


【図10】



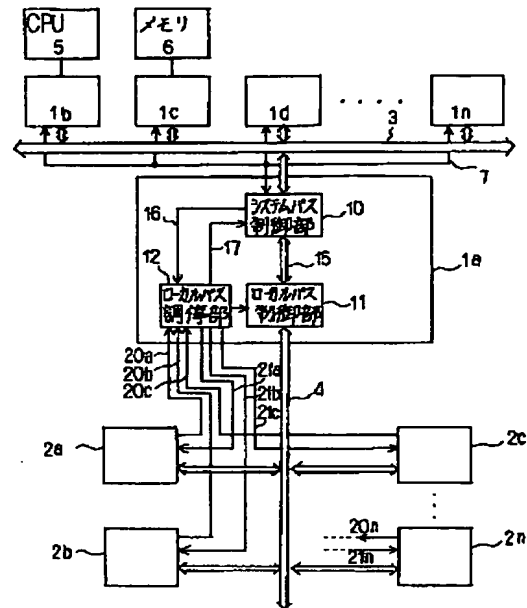
64: プリフェッチ制御起動信号
65: プリフェッチ制御信号

【図11】



71: データリターンコントロール部
72: データ受信コントロール部
73: データ受信コントロール信号
74: データリターン要求信号
75: データリターン信号
76: アクセス情報

【図 12】



- | | |
|-----------------------|------------------|
| 1a~1n: バス制御モジュール | 7: ビジー信号 |
| 2a~2n: I/O等の端末モジュール | 10: システムバス制御部 |
| 20a~20n: 外部ローカルバス要求信号 | 11: ローカルバス制御部 |
| 21a~21n: 外部ローカルバス許可信号 | 12: ローカルバス調停部 |
| 3: システムバス | 15: 内部バス |
| 4: ローカルバス | 16: 内部ローカルバス要求信号 |
| 5: CPU | 17: 内部ローカルバス許可信号 |
| 6: メモリ | |

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.